

論文内容の要旨

博士論文題目

遺伝的アルゴリズムのハードウェア化のためのアーキテクチャと回路規模予測モデル

氏 名 橋 達弘

組合せ最適化問題を解くための手法として、単一目的遺伝的アルゴリズム (Single Objective Genetic Algorithm, SOGA), SOGA を多目的最適化問題に拡張した多目的遺伝的アルゴリズム (Multi-Objective Genetic Algorithm, MOGA) がある。

一般に, GA は計算量が大きいので, 高速に実行させるための手法が求められ, その 1 つとしてハードウェア化に関する研究がされている。また, 組込みシステムへの搭載を目的に, Field Programmable Gate Array (FPGA) 上に GA チップとして実装できることが望まれている。GA を FPGA 上に実装するためには, GA をハードウェア記述言語 (Hardware Description Language, HDL) で記述する。次に記述した GA (以下, GA 回路記述) を論理合成し, GA のゲートレベル論理回路 (以下, GA 回路) を作成する。最後にこの GA 回路を FPGA 上に実装する。組込みシステムへ GA チップを搭載するためには, 必要となる様々な要求を満たす GA 回路が必要となる。そこで, 本論文では, 適切な GA 回路を実装する手法とその設計を支援するための手法を提案する。

まず, 本論文では, SOGA 回路を設計するためのアーキテクチャとこのアーキテクチャにより作成した SOGA 回路の回路規模を予測するための回路規模予測モデルを提案する。提案アーキテクチャによる SOGA 回路は, 基本となるモジュールを組合せて構成され, モジュールを組替えることで様々な問題に適用可能であり, 並列化が容易であるという特徴を持つ。また, 回路規模予測モデルを用い, HDL の 1 つである VHDL で記述された SOGA を出力するツールも作成した。このツールは与えられたパラメタ (実装するデバイス, 対象問題, 個体数, 並列度など) から適切な SOGA 回路記述を出力する。

次に, MOGA 回路のハードウェア実装に適したアーキテクチャを提案する。MOGA では, 複数の解を同時に探索するため, 多様性を保つ機構が必要である。しかし, 既存の多様性を保つ機構をパイプライン処理で実装することは困難である。そこで, パイプライン処理に適した新しい多様性を保つ機構を設計し, このアーキテクチャに採用する。

提案アーキテクチャによる GA 回路の性能を確認するため, それぞれソフトウェアで実装した一般的な SOGA および MOGA との比較を行った結果, 提案手法で実装された回路は, SOGA 回路で最大約 4,490 倍, MOGA 回路では最大約 3,270 倍優れた性能を達成することを確認した。回路規模予測モデルの有効性を確認するために, 提案アーキテクチャにより作成した SOGA 回路の回路規模の予測値と実測値を比較した。その結果, 回路規模予測モデルによる予測値と実測値の誤差は最大 3% に収まることを確認した。

(論文審査結果の要旨)

本論文は、様々な情報機器で利用できるように、単一目的遺伝的アルゴリズム (Single Objective Genetic Algorithm, SOGA) や多目的遺伝的アルゴリズム (Multi-Objective Genetic Algorithm, MOGA) をハードウェア化し FPGA 上にチップとして搭載するための設計手法 (アーキテクチャ) を提案している。本論文の主な研究成果は以下の 2 点である。

1. 並列化が容易で、さまざまな問題に適用可能な SOGA のハードウェア化を容易にするアーキテクチャと提案アーキテクチャによる SOGA 回路設計支援ツールを提案している。提案アーキテクチャは、世代交代モデルに Minimal Generation Gap モデルを採用することでパイプライン処理による高速動作を実現している。それ以外に遺伝的操作をモジュール化し、これらを組み替えることで様々な問題に適用を可能とし、島モデル型 GA を採用することで並列化を容易にしている。また、提案した SOGA 回路設計支援ツールは与えられたパラメタ (実装先デバイス、個体数、並列度) から適切な SOGA 回路作成する。このツールを実現するために、論理合成を行うことなく回路規模を予測する手法を考案している。実験結果より、提案手法による SOGA 回路と回路規模予測モデルは優れた性能を示しており、その有効性が確認されている。

2. MOGA のハードウェア化のためのアーキテクチャを提案している。MOGA では効率良く解探索が行うため、個体群の多様性を維持する必要がある。そのため、本論文では、パイプライン処理で動作可能な多様性を維持するための機構を新しく考案し実装している。また、MOGA に適した並列化手法を採用し、実装している。実験結果より、提案手法による MOGA 回路は、優れた性能を示しており、その有効性が確認されている。

これらの本論文で提案している設計手法および設計支援ツールは、SOGA 回路や MOGA 回路を設計する際に発生する様々な問題に対処しており、新規性が高く、実用的であり、SOGA や MOGA の様々な情報機器などでの利用に貢献するものであると考えられる。

よって、本論文は、博士 (工学) 学位論文としての価値があるものと認める。