

論文内容の要旨

博士論文題目 分散メモリ型並列計算機のための自動並列化コンパイラに
関する研究
氏名 中西 恒夫

本論文は、分散メモリ型並列計算機を対象とした自動並列化コンパイラに関して、当該計算機で重要となるデータ配置の問題とループの並列実行時間に関する研究をまとめたものであり、序論と結論を含め六つの章からなっている。

第一章では、本研究の背景、目的、およびその意義を述べるとともに、本論文内容を概説している。

第二章では、本研究のための準備となる自動並列化コンパイラによる逐次プログラムの並列化に関する基礎知識を概説するとともに、本研究の関連研究を紹介している。

第三章では、従来の自動並列化コンパイラの間接表現では明示的に表現されていなかったプログラム中のデータやそれへのアクセスを表現した中間表現であるデータ分割グラフ (Data Partitioning Graph: DPG) を提案し、その定義とDPGの生成アルゴリズムを述べている。DPGは、従来の自動並列化コンパイラの間接表現である依存グラフを拡張したものとなっている。そのため、DPGは、従来の最適化手法と、分散メモリ型並列計算機上で重要なデータの分割配置の最適化手法の共通の基盤となることを述べている。

第四章では、DPGを中間表現として用い、プログラム分割とデータ分割配置を同時に最適化するアルゴリズムであるCDP² (Combined Data and Program Partitioning) アルゴリズムを提案している。CDP²アルゴリズムは、DDG (Data Dependence Graph) を用いてプログラム分割の最適化のみを行っているGirkarのアルゴリズムを拡張し、本来不可分の問題であるプログラム分割の最適化と、データの分割配置の最適化の問題を同時に解決するようにしたものである。

第五章では、ループの並列実行時間の下限、すなわちループの最小並列実行時間を算出するアルゴリズムを提案し、その実装と評価を行っている。具体的には、まず、対象とするループが有する条件を述べ、次に、本実行算出問題が整数計画問題として定式化できることを示している。さらに、定式化された整数計画問題を解くアルゴリズムとして、単体法と分枝限定法を組み合わせたアルゴリズムを提案している。また、提案したアルゴリズムの正当性と停止性を証明している。最後に、本アルゴリズムをLivermoreベンチマークの#10、#13に適用した結果、1) 算出のための計算量は最悪指数オーダーとなるが、本ベンチマークでは、その算出時間が1.5秒未満であり十分実用に耐えうること、2) 従来手法ではループの繰り返し数の増加とともに増加する算出時間が、本手法ではそれに依存しないことを示し、本手法の有効性を実証している。これにより、ループを並列化するためのあるアルゴリズムが与えられた場合、そのアルゴリズムの適用効果を定量的に評価できる尺度を確立できたことを示している。

第六章では、以上の本研究で得られた研究成果についてまとめ、今後の課題を明らかにしている。

氏名	中西 恒夫
----	-------

論文審査結果の要旨

本論文は、分散メモリ型並列計算機のための自動並列化コンパイラに関して、対象とするプログラム中のデータとそれへのアクセスを表現した中間表現であるDPG (Data Partitioning Graph) の提案、DPGを用いてデータ分割とプログラム分割の同時最適化を行うアルゴリズムの提案、さらに、ループの最小並列実行時間を求めるアルゴリズムの提案とその有効性を示したものである。本論文の主な成果は以下に要約される。

1. 従来の自動並列化コンパイラの中間表現では明示的に表現されていなかったプログラム中のデータとそれへのアクセスを表現した中間表現であるDPGを提案し、その生成アルゴリズムを与えた。分散メモリ型並列計算機では、データ配置がプログラム性能に大きな影響を与えるが、これにより、従来の最適化手法とデータ分割配置最適化のための共通の基盤を与えることができた。

2. DPGを用いて、プログラム分割配置とデータ分割配置を同時に最適化するアルゴリズムを提案した。具体的には、プログラム分割の最適化のみを与えるGirkarのアルゴリズムをDPGにも適用できるように拡張した。これにより、本来不可分の問題であるプログラム分割の最適化と、データの分割配置の最適化を同時に解決できることが示された。

3. ループの最小並列実行時間を求めるアルゴリズムを提案し、その有効性を示した。具体的には、以下を示した。1) ループの最小並列実行時間を求める問題が整数計画問題として定式化できる。2) 定式化された整数計画問題を解くアルゴリズムとして、単体法と分枝限定法を組み合わせたアルゴリズムを提案した。3) 本アルゴリズムの正当性と停止性を証明した。4) 本アルゴリズムを実装し、Livermoreベンチマークの#10、#13に適用して、実用上耐えうる計算時間で実行できることと、従来手法ではループの繰り返し数に依存する計算時間が、その数に依存しないことを示した。これにより、ループを並列化するあるアルゴリズムが与えられた場合、そのアルゴリズムの適用効果を定量的に評価できる尺度を確立した。

以上のように、本論文は、分散メモリ型並列計算機上の逐次プログラムの効率的実行のために自動並列化コンパイラで重要となるデータ分割配置のための基礎となる中間表現であるDPGの提案、DPGを用いてプログラム分割とデータ分割・配置の同時最適化を行うアルゴリズムの提案、さらにループの最小並列実行時間の算出アルゴリズムの提案とその正当性および停止性を証明し、本アルゴリズムの実装と評価により本アルゴリズムの有効性を示したものであり、自動並列化コンパイラ分野において、学術上、實際上寄与するところが少なくない。よって、本論文は、博士(工学)の学位論文として価値あるものと認める。