

論文内容の要旨

申請者氏名 高瀬 道彦

論文内容の要旨

博士論文題目

Process innovations for scalable miniaturization in MOSFETs and micro-concentrator photovoltaic modules (MOSFET とマイクロ集光型太陽電池モジュールにおけるスケラブル小型化のためのプロセス革新)

氏名

高瀬道彦

(論文内容の要旨)

This doctoral dissertation focuses on scalable miniaturization through process innovations in MOSFETs and micro-concentrator photovoltaic (micro-CPV) modules. For MOSFETs, as transistor dimensions shrink, ultra-shallow junctions (USJs) become critical to suppress short-channel effects (SCEs). Traditional ion implantation methods face challenges such as reduced throughput and lower dopant activation efficiency. To address these, advanced techniques like plasma doping (PLAD), pre-amorphization implantation (PAI), and indium-based super steep retrograde channels (SSRCs) were explored. Indium, with its low diffusion coefficient, enabled the formation of abrupt doping profiles, improving threshold voltage stability and transconductance. PLAD-based fabrication of CMOS and SRAM devices demonstrated improved yield and throughput.

On the photovoltaic side, the study developed compact III-V compound solar cells with integrated plastic lenses for CPV applications. The research included scaling these modules up to 1 m² and evaluating the impact of alignment variations on performance. A key finding is that both MOSFET and micro-CPV technologies share challenges in process variability and cost reduction.

This work offers cross-disciplinary insights and establishes novel, scalable manufacturing methods that enhance performance and efficiency in advanced electronic and energy devices.

論文審査結果の要旨

申請者氏名 高瀬 道彦

氏 名 高瀬道彦

(論文審査結果の要旨)

本博士論文は、MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) およびマイクロ集光型太陽電池 (micro-CPV) モジュールにおけるスケーラブルな小型化と性能向上を実現するための製造プロセス革新に関する体系的な研究である。MOSFETの微細化に伴い発生する短チャネル効果 (SCE) やリーク電流などの課題を解決するには、極浅接合 (USJ) の高精度形成が不可欠である。本研究では、従来のイオン注入法が抱えるスループットの低下やドーパント活性の限界といった問題点に対し、プラズマドーピング (PLAD)、プレアモルファス化注入 (PAI)、インジウムを用いた超急峻レトログレードチャネル (SSRC) などの革新的プロセスを導入した。

特にインジウムは、従来のボロンに比べて拡散係数が低く、急峻なドーピングプロファイルの形成が可能であるため、しきい値電圧 (V_{th}) の安定化や短チャネル効果の抑制、さらにはトランスクラスタンス (gm) の向上にも寄与する。実験では、インジウムを用いたPOCKET注入やチャネル注入によって、 V_{th} のばらつきが大きく改善されることが示された。また、PLADによるpMOSやSRAMチップの作製により、製造スループットと歩留まりの向上が確認され、プロセスの実用性が実証された。

一方で、再生可能エネルギー分野においても、データセンター等の電力消費の増大に応えるため、CPVモジュールの高効率化と小型化が急務となっている。本研究では、III-V族化合物太陽電池とプラスチックレンズを一体化した高集光型セルを設計・製造し、1平方メートルパネルへのスケーリング、アライメント精度のばらつきが発電効率に及ぼす影響などを評価した。MOSFETとCPVという異なる技術分野において共通する課題は、製造ばらつきの抑制、コスト削減、スケーラビリティの確保であり、本研究はその解決策を技術横断的に提示している。結果として、トランジスタおよび太陽電池の両分野において、スケーラブルな小型化と高性能化を両立するための革新的なプロセス技術確立し、次世代電子デバイスの開発に貢献するものである。審査員一同は本論文が博士(工学)に値する学位論文であると認めた。