

様式 C-7-1

令和2年度科学研究費助成事業（科学研究費補助金）実績報告書（研究実績報告書）

所属研究機関名称		奈良先端科学技術大学院大学	機関番号	14603
研究代表者	部局	先端科学技術研究科		
	職	教授		
	氏名	中島 康彦		

1. 研究種目名 基盤研究(A)(一般) 2. 課題番号 17H00730

3. 研究課題名 エッジコンピューティングを牽引するニアメモリ高効率計算基盤

4. 研究期間 平成29年度～令和2年度 5. 領域番号・区分 -

## 6. 研究実績の概要

最終年度は、【10】ASIC化の課題であるCGRAチップ間インタフェースのFPGA非依存設計と高速化を行い、それまで5Gbps\*3レーンであった構成を5Gbps\*8レーンに増強できた。また、副産物として、それまで32KBであった各ユニットのローカルメモリを64KBに倍増でき、高性能化に大きく寄与した。さらに、ローカルメモリの連続アドレスから2つの単精度浮動小数点データを一度にロード（SIMD-LOAD）する場合、先頭アドレスが64bit境界でなければならなかった制約をデュアルポートメモリの工夫により撤廃した。この機能拡張により、畳み込み演算では利用が困難であったSIMD-LOADが全面的に利用可能となり、高速インタフェースの利用と合わせて、性能をさらに約2倍に向上できた。最終的には、新たに開発したFPGA間接続高速インタフェースおよび大規模FPGAボード4枚を利用して、内部動作周波数（140MHz）および外部インタフェース性能（35.8Gbps）がともに、28nm想定ASIC（3mm角）4個連結構成の1/6となるプロトタイプの開発を完了した。測定の結果、プロトタイプの単精度浮動小数点演算性能は、NVIDIA製Jetson TX2に比べて、480x480の行列積では5.6倍、242x242（1CH=18, 0CH=16, K=3x3）の畳み込み演算では6.2倍となった。また、外部メモリバンド幅あたり性能は、TX2（主記憶バンド幅480Gbps）に比べて、各々、76倍と83倍となった。同様に、ASIC化した場合の見積り性能は、NVIDIA製GTX1080Tiに比べて、行列積では1.8倍、畳み込み演算では2.0倍となった。【11】VBGMM法のCGRA化では、前述のように、GPUでは高速化が難しい指数関数の総和を求める部分に適用し、高速化が可能であることを確認した。【12】ストカスティック近似計算手法のCGRAへの統合に取り組み、DiaNETアーキテクチャシリーズを多数考案して、高効率性を確認した。

## 7. キーワード

チップ間インタフェース CGRA SIMD VBGMM ストカスティック計算

## 8. 現在までの進捗状況

区分	
理由	令和2年度が最終年度であるため、記入しない。

2 版

## 9. 今後の研究の推進方策

令和2年度が最終年度であるため、記入しない。

## 10. 研究発表（令和2年度の研究成果）

〔雑誌論文〕 計10件（うち査読付論文 10件 / うち国際共著論文 0件 / うちオープンアクセス 0件）

1. 著者名 TRAN Thi DIEM、NAKASHIMA Yasuhiko	4. 巻 Vol.E104-C, No.7
2. 論文標題 SLIT: An Energy-Efficient Reconfigurable Hardware Architecture for Deep Convolutional Neural Networks	5. 発行年 2021年
3. 雑誌名 IEICE Transactions on Electronics	6. 最初と最後の頁 -
掲載論文のDOI（デジタルオブジェクト識別子） 10.1587/transele.2020CDP0002	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -
1. 著者名 ERLINA Tati、ZHANG Renyuan、NAKASHIMA Yasuhiko	4. 巻 Vol.E104-C, No.5
2. 論文標題 A Feasibility Study of Multi-Domain Stochastic Computing Circuit	5. 発行年 2021年
3. 雑誌名 IEICE Transactions on Electronics	6. 最初と最後の頁 -
掲載論文のDOI（デジタルオブジェクト識別子） 10.1587/transele.2020ECP5015	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -
1. 著者名 Honda Taku、Nishimoto Hiroki、Nakashima Yasuhiko	4. 巻 CANDAR'20
2. 論文標題 Speeding Up VBGMM By Using Logsumexp With the Approximate Exp-function	5. 発行年 2020年
3. 雑誌名 CANDAR'20	6. 最初と最後の頁 -
掲載論文のDOI（デジタルオブジェクト識別子） 10.1109/CANDARW51189.2020.00032	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Thi Thu Thao Khong, Takashi Nakada, Yasuhiko Nakashima	4. 巻 CANDAR'20
2. 論文標題 Bayes without Bayesian Learning for Resisting Adversarial Attacks	5. 発行年 2020年
3. 雑誌名 CANDAR'20	6. 最初と最後の頁 -
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 SHINGAI Ryuta, HIRAGA Yuria, FUKUOKA Hisakazu, MITANI Takamasa, NAKADA Takashi, NAKASHIMA Yasuhiko	4. 巻 E103.D
2. 論文標題 Construction of an Efficient Divided/Distributed Neural Network Model Using Edge Computing	5. 発行年 2020年
3. 雑誌名 IEICE Transactions on Information and Systems	6. 最初と最後の頁 2072 ~ 2082
掲載論文のDOI (デジタルオブジェクト識別子) 10.1587/transinf.2019EDP7326	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Renyuan Zhang, Tati Erlina, Tinh Van Nguyen, and Yasuhiko Nakashima	4. 巻 ISOCC2020
2. 論文標題 Hybrid Stochastic Computing Circuits in Continuous Statistics Domain	5. 発行年 2020年
3. 雑誌名 IEEE Int. System-on-Chip Conf., pp.225-230, Sep. 8th-11th	6. 最初と最後の頁 225-230
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Tran Thi Diem, Kimura Mutsumi, Nakashima Yasuhiko	4. 巻 SigTelCom2020
2. 論文標題 Primary Visual Cortex Inspired Feature Extraction Hardware Model	5. 発行年 2020年
3. 雑誌名 SigTelCom2020, Aug.	6. 最初と最後の頁 -
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/SigTelCom49868.2020.9199057	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

2 版

1. 著者名 Kan Yirong, Wu Man, Zhang Renyuan, Nakashima Yasuhiko	4. 巻 ISVLSI2020
2. 論文標題 A Multi-grained Reconfigurable Accelerator for Approximate Computing	5. 発行年 2020年
3. 雑誌名 2020 IEEE Computer Society Annual Symposium on VLSI (ISVLSI)	6. 最初と最後の頁 -
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/ISVLSI49217.2020.00026	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Wu Man, Chen Yan, Kan Yirong, Nomura Takeshi, Zhang Renyuan, Nakashima Yasuhiko	4. 巻 NEWCAS2020
2. 論文標題 An Elastic Neural Network Toward Multi-Grained Re-configurable Accelerator	5. 発行年 2020年
3. 雑誌名 The 18th IEEE International NEWCAS Conference	6. 最初と最後の頁 -
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/NEWCAS49341.2020.9159845	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Nguyen Van-Tinh, Luong Tieu-Khanh, Zhang Renyuan, Nakashima Yasuhiko	4. 巻 ISOCS2020
2. 論文標題 A Compact and Accuracy-Reconfigurable Univariate RBF Kernel Based on Stochastic Logic	5. 発行年 2020年
3. 雑誌名 IEEE International Symposium on Circuits & Systems	6. 最初と最後の頁 -
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/ISCAS45731.2020.9180624	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

〔学会発表〕 計3件 (うち招待講演 1件/うち国際学会 0件)

1. 発表者名 中島康彦
2. 発表標題 IMAX2: GTHの8レーン化を契機とするIMAXの倍速化
3. 学会等名 信学技報, vol.120, no.338, CPSY2020-27, pp.31-34
4. 発表年 2021年

1. 発表者名 稲益秀成, 中島康彦
2. 発表標題 シストリックリングアレイ (IMAX2) を用いたこう効率誤差逆伝搬の実装
3. 学会等名 信学技報, vol.120, no.338, CPSY2020-28, pp.35-39
4. 発表年 2021年

1. 発表者名 中島康彦
2. 発表標題 好きなことを韌やかに頑固に素早く
3. 学会等名 情報・システムソサイエティ誌 フェローからのメッセージ (招待講演)
4. 発表年 2020年

〔図書〕 計0件

1 1. 研究成果による産業財産権の出願・取得状況

〔出願〕 計3件

産業財産権の名称 制御装置 (スパイクメモリ構成方法)	発明者 中島康彦, 木村睦, 張任遠	権利者 同左
産業財産権の種類、番号 特許、特願2021- 27859	出願年 2021年	国内・外国の別 国内

産業財産権の名称 データ処理装置 (高効率アクセラレータ構成方法)	発明者 中島康彦	権利者 同左
産業財産権の種類、番号 特許、PCT/JP2020/025123	出願年 2020年	国内・外国の別 外国

産業財産権の名称 データ処理装置 (メモキャパシタ構成方法)	発明者 中島康彦, 木村睦, 張任遠	権利者 同左
産業財産権の種類、番号 特許、特願2020-91392	出願年 2020年	国内・外国の別 国内

〔取得〕 計1件

産業財産権の名称 データ処理装置 (メモリ内蔵アクセラレータの構成方法)	発明者 中島康彦, 高前田伸 也	権利者 同左
産業財産権の種類、番号 特許、中国ZL201680019602	取得年 2020年	国内・外国の別 外国

【研究代表者・所属研究機関控】

日本学術振興会に紙媒体で提出する必要はありません。

2 版

1 2 . 科研費を使用して開催した国際研究集会

計0件

1 3 . 本研究に関連して実施した国際共同研究の実施状況

-

1 4 . 備考

NAIST Computing Architecture Lab.  
<http://arch.naist.jp>