

様 式 F - 7 - 1

科学研究費助成事業（学術研究助成基金助成金）実施状況報告書（研究実施状況報告書）（令和元年度）

所属研究機関名称			機関番号	1 4 6 0 3
研究 代表者	部局	奈良先端科学技術大学院大学		
	職	先端科学技術研究科		
	氏名	助教		
		氏名	新谷 道広	

1．研究種目名

若手研究

2．課題番号

18K18025

3．研究課題名

脳型機械学習ハードウェアの高信頼化に関する研究

4．補助事業期間

平成30年度～令和2年度

5．研究実績の概要

本研究では、深層学習に代表される機械学習の性能を飛躍的に向上させる脳型機械学習ハードウェアに関する研究を行っており、特にメモリスタを用いたニューラルネットワークの高信頼化に着目している。メモリスタは、製造技術が習熟しておらず、過渡故障、永久故障を生じる課題がある。今年度は、定期的なオンラインテストおよび誤り訂正回路の付与によるメモリスタニューラル・ネットワークの耐故障化に取り組んだ。

メモリスタニューラルネットワークでは、メモリスタをクロスバアレイ構造で実装し、クロスバアレイの1層がニューラルネットワーク層に対応する。既存の手法では、各ニューラルネットワーク層の行方向に冗長セルを付与し、チェックサム法を用いて過渡故障の誤り訂正を行っていたが、2つ以上の同一行の故障は訂正できない課題があった。そこで、提案手法では、列方向にも冗長セルを付加することで、誤り訂正性能の向上を図った。さらに、定期的なオンラインテストにより永久故障を特定し救済する。ホップフィールドネットワークを用いた数値計算の結果、対策を行わなかった場合と比べて25.81%、既存手法と比べて5.25%の識別率向上を確認した。

さらに、本研究で得た機械学習の学習アルゴリズムに関する知見を活かして、集積回路の見逃し故障を効率的に検出するシステムを開発し、従来手法と比べて9.5倍の性能向上を達成した。リサイクルFPGAを検出する手法にも本研究の知見を応用し研究成果を挙げている。

6．キーワード

ニューラルネットワーク メモリスタ 高信頼化 過渡故障 永久故障 誤り訂正符号 脳型コンピュータ

7．現在までの進捗状況

区分	(3) やや遅れている。
理由	提案手法により、識別率が25%向上している一方で、回路面積オーバーヘッドが5割以上を占め、改善の余地が大きい。

2 版

8. 今後の研究の推進方策

昨年度開発した、スパース学習モデルを用いて学習の早期に重みがゼロとなるシナプスを推定する手法と組み合わせることで、識別率向上を維持しつつ、回路面積オーバーヘッドの削減を図る。

9. 次年度使用が生じた理由と使用計画

年度末の出張規制により、出張ができなかったため。次年度の国内会議出張に当てる。

10. 研究発表（令和元年度の研究成果）

〔雑誌論文〕 計1件（うち査読付論文 1件 / うち国際共著 0件 / うちオープンアクセス 0件）

1. 著者名 Michihiro Shintani, Michiaki Saito, Kazunori Kuribara, Yasuhiro Ogasahara, and Takashi Sato	4. 巻 33
2. 論文標題 Measurement and Modeling of Ambient-air-induced Degradation in Organic Thin-Film Transistor	5. 発行年 2020年
3. 雑誌名 IEEE Transactions on Semiconductor Manufacturing	6. 最初と最後の頁 216-223
掲載論文のDOI（デジタルオブジェクト識別子） 10.1109/TSM.2020.2986609	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

〔学会発表〕 計5件（うち招待講演 0件 / うち国際学会 2件）

1. 発表者名 Romain Chicoix, Michihiro Sintani, Kouichi Kumaki, and Michiko Inoue
2. 発表標題 Improvement of Variational Autoencoder Based Test Escape Detection through Image Transformation
3. 学会等名 電子情報通信学会技術研究報告 (VLSI設計技術研究会)
4. 発表年 2019年

1. 発表者名 Faisal Ahmed, Michihiro Shintani, and Michiko Inoue
2. 発表標題 Feature Engineering for Recycled FPGA Detection Based on WID Variation Modeling
3. 学会等名 IEEE European Test Symposium (ETS) (国際学会)
4. 発表年 2019年

1. 発表者名 Faisal Ahmed, Michihiro Shintani, and Michiko Inoue
2. 発表標題 Low Cost Recycled FPGA Detection Using Virtual Probe Technique
3. 学会等名 IEEE International Test Conference in Asia (ITC-Asia) (国際学会)
4. 発表年 2019年

1. 発表者名 石坂守, 新谷道広, 井上美智子
2. 発表標題 チェックサムとオンラインテストによるメモリスタニューラルネットワークの耐故障設計
3. 学会等名 電子情報通信学会技術研究報告 (VLSI設計技術研究会)
4. 発表年 2020年

1. 発表者名 新谷道広, アフメドフォイスル, 井上美智子
2. 発表標題 網羅的パス解析による高精度な再利用FPGA検出手法
3. 学会等名 電子情報通信学会技術研究報告 (ディペンダブルコンピューティング研究会)
4. 発表年 2020年

2 版

〔図書〕 計0件

1 1．研究成果による産業財産権の出願・取得状況

計0件（うち出願0件／うち取得0件）

1 2．科研費を使用して開催した国際研究集会

計0件

1 3．本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関			
米国	Duke University	-	-	-
-	-	-	-	-
-	-	-	-	-
-	-	-	-	-
-	-	-	-	-
-	-	-	-	-

1 4．備考

ディペンダブルシステム学研究室
<http://dslab.naist.jp/>