

論文内容の要旨

博士論文題目

次世代高機能集積回路の実現に向けた GaAs 系 MOS デバイスの研究

氏 名 青木 健志

(論文内容の要旨)

近年、大規模集積回路の基本素子である Si MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) の性能が物理的限界に達しつつある。限界を打破するためにはキャリア移動度を高める必要があり、次世代 NMOS 材料として III-V 族半導体が注目されている。GaAs は酸化膜との界面 (MOS 界面) に高密度の界面準位を有する事から、長年、MOSFET の動作は難しいとされてきた。近年、ALD (Atomic Layer Deposition) 法の Al_2O_3 を用いて比較的高性能の GaAs MOSFET が報告されたが、依然として高い界面準位密度 (D_{it}) を有する。本研究では、MOCVD (Metal-Organic Chemical Vapor Deposition) 装置を用いた ALD 技術を確立し、MOCVD 法による AlN passivation 技術と ALD- Al_2O_3 を組み合わせた独自プロセスを提案する。

まず、MOCVD 装置を用いて、適切なガス供給シーケンスで GaAs 表面に有機金属と酸化剤を交互供給することで、 Al_2O_3 の ALD 成長が可能なことを確認した。そして確立した ALD 技術を用いて、MOCVD 法による AlN passivation 層の形成と ALD- Al_2O_3 ゲート酸化膜形成の *in situ* 連続プロセスを可能にした。

次に、 $\text{Al}_2\text{O}_3/\text{AlN}/\text{GaAs}$ と $\text{Al}_2\text{O}_3/\text{GaAs}$ の比較を行い AlN passivation の効果を議論した。 ~ 1 nm の AlN 層は酸化されて上層の Al_2O_3 層と同化するが、少量の窒素が MOS 界面に取り込まれる。この界面窒素の効果により MOSCAP の CV (Capacitance-Voltage) 特性の周波数分散を著しく低減できることが分かった。アドミタンス応答から D_{it} のエネルギー分布を解析し、特に Mid gap 付近での界面準位の大幅な低減を見出した。

続いて、各種プロセス条件の影響を調べ、AlN passivation 技術の体系化を目指した。適切な膜厚の AlN により界面準位を低減できる一方で AlN が厚すぎると再度増加することが分かった。これについて、AlN が適度に薄い場合、界面はほぼ $\text{Al}_2\text{O}_3/\text{GaAs}$ とみなせ、少量ドーパされた窒素が欠陥準位を低減するが、AlN が過剰に厚い場合、界面は AlN/GaAs の性質に近づき、再度、欠陥準位が生じるというモデルを提案した。またゲートリーク特性の解析から、AlN 増加により

破壊電界強度と伝導帯オフセットが低下することも明らかとなった。ポストアニール条件については、ガス種と加熱温度を調べ、アニール条件の最適化により Mid gap 付近の D_{it} を $2 \times 10^{12} \text{ cm}^{-2} \text{ eV}^{-1}$ 以下に低減できることが分かった。GaAs 基板の面方位については、面方位を(001)から(111)A に変える事で蓄積容量の周波数分散をさらに低減できる事が分かり、その原因をコンダクタンスマップの解析から考察した。

さらに、開発した AlN passivation 技術と ALD-Al₂O₃ ゲート酸化膜を採用して E-mode GaAs MOSFET を動作実証するとともに、MOSFET 各種特性への AlN passivation の影響を評価し、AlN passivation の効果で MOSFET の実効移動度を約 4 倍に増大できる事が明らかとなった。また、MOS 界面の蓄積キャリアとバルク内の蓄積キャリアが関与するキャリア変調機構を CV 特性に基づいて考察した。

最後に、GaAs MOSHFET を試作し特性を評価した。ゲート長 2 μm の素子で最大電流 630 mA/mm の高い出力特性と過去最高値の実効移動度 $6720 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$ が得られ、GaAs 系 MOS トランジスタとして極めて高い性能を確認した。また、バリア層と界面準位のゲート制御性への影響 (スイッチング特性と CV 特性) を考察した。また、寄生抵抗の成分分析を行い、さらなる高性能化の指針を議論した。

以上の結果は、GaAs MOS 界面の界面準位低減方法として、MOCVD 装置による AlN passivation と ALD-Al₂O₃ ゲート酸化膜成長の *in situ* 連続プロセスの有効性を示すものである。また、各種プロセス条件と MOS 界面特性の関係を明確にし、プロセス設計に重要な指針を与えるものである。さらに、高性能 GaAs MOSFET および MOSHFET の実用化の可能性を示すものである。

氏名	青木 健志
----	-------

(論文審査結果の要旨)

本論文は、次世代高機能集積回路の実現に向けた、GaAs 系 MOS デバイスに関する研究である。GaAs は高い電子移動度を有することから次世代の N 型 MOS 材料として注目されているが、酸化膜との界面 (MOS 界面) の高密度の界面準位密度 (D_{it}) が課題である。本論文では、MOCVD 装置を用いた ALD 技術を確立し、AlN passivation と ALD- Al_2O_3 を組み合わせた独自プロセスを提案し、各種プロセスの界面準位とデバイス特性への影響を研究し、以下に示す成果を得ている。

(1) ガス供給シーケンスの最適化により大気圧動作 MOCVD 装置を用いた Al_2O_3 の ALD 成長が可能なことを確認し、MOCVD 法による AlN passivation と ALD- Al_2O_3 ゲート酸化膜成長の *in situ* 連続プロセスを開発した。 Al_2O_3 /AlN/GaAs と Al_2O_3 /GaAs の比較を行い AlN passivation の効果を調べた結果、 ~ 1 nm の AlN 層は酸化されて上層の Al_2O_3 層と同化するが、少量の窒素が MOS 界面に取り込まれる事、取り込まれた界面窒素の効果により CV (Capacitance-Voltage) 特性の蓄積容量の周波数分散の低減、Mid gap 付近での D_{it} の大幅な低減が可能である事を示した。

(2) Al_2O_3 /AlN/GaAs 構造の各種プロセス条件の影響を調べ、技術の体系化を行った。適度に薄い AlN により界面準位を低減できる一方で AlN が厚すぎると、再度欠陥が増加するとともにバンドオフセットが低下し、 D_{it} の増加とリーク特性の悪化を招く事が示された。さらに、アニール条件の最適化により D_{it} をさらに低減できる事、基板面方位を (111)A に変える事で蓄積容量の周波数分散をさらに低減できる事を示した。

(3) AlN passivation を採用して MOSFET および MOSHFET の試作評価を行った。MOSFET では E-mode 動作を実証するとともに、各種特性への AlN passivation の影響を評価し、AlN passivation の効果で MOSFET の実効移動度を約 4 倍に増大できる事を示した。MOSHFET では、過去最高値の実効移動度 $6720 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$ が得られ、GaAs 系 MOS トランジスタとして極めて高い性能を確認した。

このように、本論文は GaAs MOS 界面の界面準位密度の低減方法として、MOCVD 装置による AlN passivation と ALD- Al_2O_3 の *in situ* 連続プロセスの有効性を示し、GaAs 系 MOS デバイスの実用化の可能性を示した点で工学的に高い価値を有し、界面物性科学やデバイスプロセス工学の発展に大きく寄与するものと考えられる。よって審査員一同は本論文が博士 (工学) の学位論文として価値あるものと認めた。