

様 式 F - 7 - 1

科学研究費助成事業（学術研究助成基金助成金）実施状況報告書（研究実施状況報告書）（平成30年度）

			機関番号	1 4 6 0 3
所属研究機関名称 奈良先端科学技術大学院大学				
研究 代表者	部局	先端科学技術研究科		
	職	助教		
	氏名	新谷 道広		

1．研究種目名 若手研究

2．課題番号 18K18025

3．研究課題名 脳型機械学習ハードウェアの高信頼化に関する研究

4．補助事業期間 平成30年度～令和2年度

5．研究実績の概要

本研究では、深層学習に代表される機械学習の性能を飛躍的に向上させる脳型機械学習ハードウェアに関する研究を行っている。特に、メモリスタを用いたニューラルネットワークの高信頼化に着目している。

今年度は、故障があった場合にメモリスタニューラルネットワークの性能に与える影響について調査した。メモリスタは、書き込み動作寿命がSRAMやDRAMと比べて著しく小さく、この書き込み限界を超えると、高抵抗状態あるいは低抵抗状態に固定される縮退故障を生じる。低抵抗状態は、ニューラルネットワークの重みがゼロになることを示している。一般的に、ニューラルネットワークは冗長に設計されているため、学習収束時のネットワークの重みがゼロになるニューロンが多く存在する。すなわち、低抵抗状態に縮退したとしても何らニューラルネットワークの性能に影響を与えないことを見出した。そこで、スパース学習モデルを用いて学習の早期に重みがゼロとなるシナプスを推定する手法を開発した。ゼロとなる箇所が予め推定できれば、学習を行う必要がなく、不要な書き込み回数を削減でき、長寿命化につながる。

また、メモリスタはメモリ素子としても使用されることから、メモリスタの信頼性に関する調査中に得た知見を生かして、メモリスタストレージシステムにおける誤り訂正回路を提案した。メモリスタストレージシステムの誤り訂正回路は従来より多く提案されているが、提案手法は誤り訂正回路自体もメモリスタで構成しているため、面積オーバーヘッドを大きく削減できる。さらに、本研究で得た機械学習の学習アルゴリズムに関する知見を活かして、集積回路の見逃し故障を効率的に検出するシステム、リサイクルFPGAを検出する手法を提案し、研究成果を挙げている。

6．キーワード

ニューラルネットワーク メモリスタ 機械学習 信頼性

7．現在までの進捗状況

区分	(2) おおむね順調に進展している。
理由	ほぼ計画どおりである。初年度で計画していた、ニューラルネットワーク性能に影響を与える箇所の推定を行うことができた。

3 版

8．今後の研究の推進方策

次年度は、計画どおりメモリスタニューラルネットワーク回路の性能補償回路について検討を進める。

9．次年度使用が生じた理由と使用計画

H27年度、国際会議への発表を計画していたが、不採録となり参加できなくなったため。この分の旅費が浮いた。この費用は回路試作等に充て、採録確度を上げるよう努める。

10．研究発表（平成30年度の研究成果）

〔雑誌論文〕 計0件

〔学会発表〕 計9件（うち招待講演 0件／うち国際学会 4件）

1．発表者名	Foisal Ahmed, Michihiro Shintani, and Michiko Inoue
2．発表標題	Feature Engineering for Recycled FPGA Detection Based on WID Variation Modeling
3．学会等名	IEEE European Test Conference (ETS)（国際学会）
4．発表年	2019年

1．発表者名	上田葵，新谷道広，岩田大志，山口賢一，井上美智子
2．発表標題	自動微分を用いた SPICE モデルパラメータ抽出環境の構築
3．学会等名	電子情報通信学会技術研究報告(VLSI設計技術研究会)
4．発表年	2019年

1. 発表者名 Michihiro Shintani, Kouichi Kumaki, and Michiko Inoue
2. 発表標題 Variational Autoencoder-Based Efficient Test Escape Detection
3. 学会等名 電子情報通信学会技術研究報告(ディペンダブルコンピューティング研究会)
4. 発表年 2019年

1. 発表者名 Faisal Ahmed, Michihiro Shintani, and Michiko Inoue
2. 発表標題 An Efficient Approach to Recycled FPGA Detection Using WID Variation Modeling
3. 学会等名 電子情報通信学会技術研究報告(ディペンダブルコンピューティング研究会)
4. 発表年 2019年

1. 発表者名 三野智貴, 新谷道広, 井上美智子
2. 発表標題 製造検査時における組込み自己テスト回路を利用した効率的なPUF回路のチャレンジレスポンス対の生成と評価
3. 学会等名 電子情報通信学会技術研究報告(ディペンダブルコンピューティング研究会)
4. 発表年 2019年

1. 発表者名 石坂守, 新谷道広, 井上美智子
2. 発表標題 重み推定によるメモリスタニューラルネットワークの信頼性向上の試み
3. 学会等名 電子情報通信学会技術研究報告(ディペンダブルコンピューティング研究会)
4. 発表年 2018年

3 版

1. 発表者名 Michihiro Shintani, Yoshiyuki Nakamura, and Michiko Inoue
2. 発表標題 Artificial Neural Network Based Test Escape Screening Using Generative Model
3. 学会等名 IEEE International Test Conference (ITC) (国際学会)
4. 発表年 2018年

1. 発表者名 Mamoru Ishizaka, Michihiro Shintani, and Michiko Inoue
2. 発表標題 Area-efficient and Reliable Hybrid CMOS/Memristor ECC Circuit for ReRAM Storage
3. 学会等名 IEEE Asian Test Symposium (ATS) (国際学会)
4. 発表年 2018年

1. 発表者名 Mamoru Ishizaka, Michihiro Shintani, and Michiko Inoue
2. 発表標題 Area-Efficient Memristor-Crossbar-Based Error Correcting Code Circuit
3. 学会等名 Workshop on Security, Reliability, Test, Privacy, Safety and Trust of Future Devices (SURREALIST) (国際学会)
4. 発表年 2018年

〔図書〕 計0件

1 1. 研究成果による産業財産権の出願・取得状況

計0件（うち出願0件／うち取得0件）

1 2. 科研費を使用して開催した国際研究集会

計0件

1 3. 本研究に関連して実施した国際共同研究の実施状況

-

14. 備考

ディペンダブルシステム学研究室
<http://dslab.naist.jp/>